

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-313599

(43)Date of publication of application : 26.11.1993

(51)Int.Cl.

G09G 3/28

(21)Application number : 04-119446

(71)Applicant : NEC CORP

(22)Date of filing : 13.05.1992

(72)Inventor : NAKAMURA SHIYUUJI

(54) GRADATION DRIVE SYSTEM FOR DISPLAY PLATE

(57)Abstract:

PURPOSE: To improve a display ratio in one field and to reduce the size of a circuit by dividing one cycle of a write period into the number of sub fields, allocating divided respective periods as the write periods of respective sub fields and displaying from the sub field with a short display hold period successively.

CONSTITUTION: The display periods of respective sub fields are shown by T, T/2, T/4, T/8, T/16, T/32, T/64, T/128 and the display of 256 gradation are performed by the combination of selected sub fields. One period F of one field is not divided to the divided sub fields and further a no display period from the end of respective sub fields to the start of the next sub field becomes short. Then, a data signal in a driving basic signal is delayed till the write timing of respective sub fields. That is, regarding the sub field F1 operating first as a reference, the data signals exist till the display start of the sub fields of F2-F8 are stored.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] It has two or more write-in electrode groups and two or more maintenance electrode groups which intersect perpendicularly with a write-in electrode group. Are the drive of the plotting board with which the intersection of a write-in electrode and a maintenance electrode emits light, and time-sharing actuation of the writing of a display is carried out line sequential. And have two or more display periods when display maintenance periods differ, and it sets to the drive method which indicates by gradation with combination of selection and not choosing. [of each display period] The gradation drive method of the plotting board carried out [dividing a round term of a write-in period into the number of the display periods when said display maintenance periods differ, and assigning the divided write-in period at the write-in electrical-potential-difference impression period of each display period, and performing a sequential display from the short display period of a display maintenance period, and] as the description.

[Translation done.]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] Especially this invention relates to the drive method of the memory-type plotting board about the gradation drive method of the plotting board.

[0002]

[Description of the Prior Art] The method which changes the average luminance of each pixel and indicates by gradation is learned by a period's dividing 1 field display period of about 18 or less msec at two or more subfield periods which responded to the number of gradation, and changing the combination of the subfield which the luminescence brightness in each subfield is set [subfield] as a different value, and makes it emit light further in the gradation drive method of the memory-type plotting boards, such as a plasma display and an electroluminescent display.

[0003] Drawing 4 is an example of the timing diagram of the conventional gradation drive method. Here,

as for a subfield period, and $S1-Sm$, 1 field period and $F1' - F8'$ show $[F]$ actuation Rhine of m , and sequential operation is repeated from $S1$ to Sm . T' expressed the luminescence period in subfield $F1'$, and $T'/2$ and $F3'$ have set $T'/4$, following $F4' - F8'$ as $T'/8$, $T'/16$, $T'/32$, $T'/64$, and the luminescence period of $T'/128$ for the luminescence period of subfield $F2'$, respectively. By combining the subfield of these $F1' - F8'$, it is possible to make 256 kinds of average luminance in 1 field period F . By the way, a drive until it results [from the luminescence initiation in each subfield] in termination is divided into three periods in time. The 1st writes in and a period and the 2nd are [a maintenance period and the 3rd] elimination periods.

[0004] Drawing 5 is an example of a drive wave of AC memory mold plasma display. This is the example of the plasma display (drawing 3) of 3 electrode structures driven by 1 pixel and three kinds of pulses for a display. The maintenance pulse of drawing 5, a scan pulse, and a data pulse are electrical potential differences impressed to the maintenance electrode 6 of drawing 3, the scan electrode 5, and the data electrode 3, respectively. Pw writes in in scan pulse 1', and a pulse and $Psus$ are a maintenance pulse and PE. A blanking pulse is expressed. That is, by impressing Pw and a data pulse to coincidence, discharge occurs and it results in luminescence. The charge generated by this discharge recombines, and before disappearing, discharge is repeated by impressing a maintenance pulse and $Psus$ by turns. The discharge maintained by a maintenance pulse and $Psus$ is PE. It continues until it is impressed and a charge is neutralized. Therefore, the impression period of Pw and a data pulse is the write-in write-in period and period back PE. Until just before being impressed, they are a maintenance period and PE. An impression period is an elimination period. Pw carries out sequential impression at time sharing, and chooses discharge and un-discharging for every display cel as each scan electrode by impressing a data pulse to a data electrode according to impression of Pw .

[0005]

[Problem(s) to be Solved by the Invention] In this conventional gradation drive method, even if it sets the display period in the 1 field (F) as $T'=F1'$ and makes it display in all subfields, in $F (=8T')$, $T(255/128) \cdot 2T'$ is max. That is, 25% of rate of a display is the highest in time.

[0006] Moreover, in order to write in each subfield, it is required to double an indicative data with write-in timing, and to transmit to a drive circuit. However, in the basic signal for a drive, it is common that the data signal (this conventional example 8) of the number of subfields is sent to the display cel of lower Rhine one by one from the display cel of up Rhine juxtaposition and on the display screen as data for every display cel at time sharing. Therefore, in order to double the data signal timing of this basic signal for a drive with the data timing of each subfield, the frame memory which memorizes the data of the whole screen is required, and a circuit scale will increase.

[0007]

[Means for Solving the Problem] By the gradation drive method of the display board of this invention, a round term of a write-in period is divided into the number of subfields, and the sequential display is performed for each divided period from the short subfield of tension reliance and a display maintenance period as a write-in period of each subfield.

[0008]

[Example] Next, this invention is explained with reference to a drawing. The timing diagram according [drawing 1] to the drive method of this invention and drawing 2 are one example of a drive wave. In drawing 1, the display of 256 gradation is possible for T , $T/2$, $T/4$, $T/8$, $T/16$, $T/32$, $T/64$, and $T/128$ by the combination of the subfield which expresses and chooses the display period of each subfield like a Prior art. A different place from the conventional technique is the point that a round term F of the field is not divided into a rate subfield for the time being, but the non-displayed period from termination of each subfield to initiation of the next subfield is short further.

[0009] By the way, $TH1$, $TH2$ and $TH3$ in the drive wave of drawing 2, and $--$ are the values which divided field period F by the number of scanning lines. Furthermore, they are also each write-in period of subfields $F1-F8$ while these $TH1$, $TH2$ and $TH3$, and $TW1-TW8$ which divided $--$ into eight are the

periods of a maintenance pulse. The display process of writing, maintenance, and elimination is the same as that of the conventional technique.

[0010] By the way, although the scan pulse 1 is the drive wave of the scanning line S1, in this scan pulse 1, TH1 is the display period of a subfield F1, and from the write-in pulse PW1 in TW1 to blanking pulse PE1 is this display period. Since PE1 of a subfield F1 is subsided in TH1, the display of a subfield F2 begins in the following TH2. Moreover, although it is also the display period of the subfield F1 in the scan pulse 2 in same TH2, since a write-pulse period is TW1, it does not lap with the write pulse PW2 of the scan pulse 1. Hereafter, the display of a subfield shifts to the sequential-scanning pulse 3 and 4 -- similarly.

[0011] A non-displayed period until it shifts to the subfield of degree display from the subfield of the present display here is a period from the impression point in time of the blanking pulse of the subfield of the present display to impression of the write pulse of the subfield of degree display. Since the write pulse of the subfield of degree display can be impressed to TH (x+1) when the blanking pulse of the subfield of the present display exists in THx, the thing of TH1 and TH2 -- for which this non-displayed period is suppressed within 2 double [of each period] is possible. By the way, in order to write in each subfield, it is required to double an indicative data with write-in timing, and to transmit to a drive circuit.

[0012] In the case of this invention, the data signal in the basic signal for a drive mentioned above is realizable because you make it delayed to the write-in timing of each subfield. That is, it ends with memorizing the data signal which exists by display initiation of each subfield of F2-F8 on the basis of the subfield F1 which operates first. And since a sequential display is performed from the short subfield of a display maintenance period, the capacity of the component which memorizes a data signal can be reduced.

[0013]

[Effect of the Invention] As explained above, this invention divides a round term of a write-in period into the number of subfields, and since it performs a sequential display for each divided period from the short subfield of allocation and a display maintenance period as a write-in period of each subfield, it has the effectiveness of improving the rate of a display in the 1 field, and reducing the circuit scale of a data signal control section, especially the store circuit section.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the timing diagram of one example of this invention.

[Drawing 2] It is the drive wave of one example of this invention.

[Drawing 3] It is structural drawing of AC memory mold plasma display of 3 electrode structures.

[Drawing 4] It is the timing diagram of the conventional AC memory mold plasma display.

[Drawing 5] It is the drive wave of the conventional IC memory mold plasma display.

[Description of Notations]

1 Front-Windshield Plate

2 Seven Dielectric film

3 Data Electrode

4 Septum

5 Scan Electrode

6 Maintenance Electrode

8 Rear-Windshield Plate

[Translation done.]

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平5-313599

(43)公開日 平成5年(1993)11月26日

(51)Int.Cl.⁵

G 0 9 G 3/28

識別記号

庁内整理番号

K 8729-5G

B 8729-5G

F I

技術表示箇所

審査請求 未請求 請求項の数1(全 5 頁)

(21)出願番号 特願平4-119446

(22)出願日 平成4年(1992)5月13日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 中村 修士

東京都港区芝五丁目7番1号日本電気株式会社内

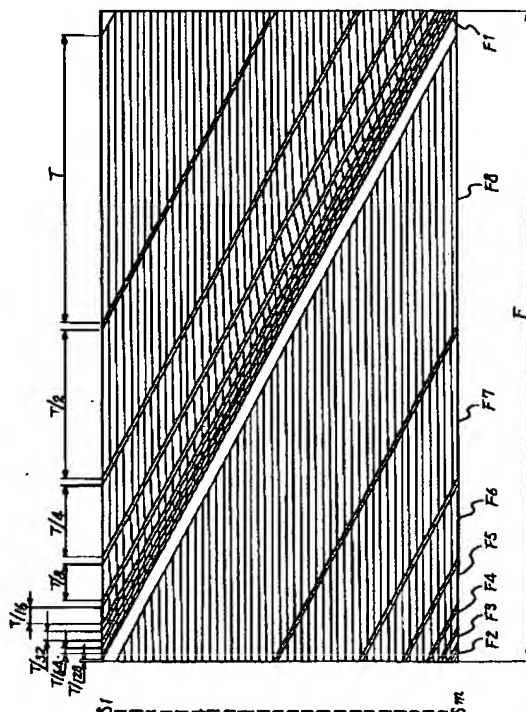
(74)代理人 弁理士 京本 直樹 (外2名)

(54)【発明の名称】 表示板の階調駆動方式

(57)【要約】

【目的】メモリ型表示板の階調駆動方式において、時間的表示効率を向上させ、かつ回路規模の低減を図る。

【構成】輝度の異なる複数のサブフィールドを組合せて階調を実現するにあたり、書込み期間をサブフィールド数に分割し、分割した期間を各サブフィールドの書込み期間とする。さらに、表示維持期間の短いサブフィールドから順次表示を行なう。



(2)

【特許請求の範囲】

【請求項1】 複数の書込み電極群と、書込み電極群と直交する複数の維持電極群を持ち、書込み電極と維持電極との交点が発光する表示板の駆動であって、表示の書込みを線順次に時分割操作し、かつ、表示維持期間の異なる複数の表示期間を有し、各表示期間の選択・非選択の組み合わせにより階調表示をする駆動方式において、書込み期間の一周期を前記表示維持期間の異なる表示期間の数に分割し、分割された書込み期間を各表示期間の書込み電圧印加期間に割りあて、かつ表示維持期間の短い表示期間から順次表示を行なうことを特徴とする表示板の階調駆動方式。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は表示板の階調駆動方式に関し、特にメモリ型表示板の駆動方式に関する。

【0002】

【従来の技術】 プラズマディスプレイ、エレクトロルミネッセントディスプレイ等のメモリ型表示板の階調駆動方式においては、周期が約18msec以下の1フィールド表示期間を階調数に応じた複数のサブフィールド期間に分割し、さらに各サブフィールドでの発光輝度を異なった値に設定しておき、発光させるサブフィールドの組合せを変えることにより、各画素の平均輝度を変え階調表示をする方式が知られている。

【0003】 図4は従来の階調駆動方式のタイムチャートの一例である。ここで、Fが1フィールド期間、 $F_1' \sim F_8'$ がサブフィールド期間、 $S_1 \sim S_m$ はm本の操作ラインを示し、 S_1 から S_m まで順次操作が繰返される。 T' はサブフィールド F_1' における発光期間を表し、サブフィールド F_2' の発光期間は $T'/2$ 、 F_3' は $T'/4$ 、以下 $F_4' \sim F_8'$ は、それぞれ $T'/8$ 、 $T'/16$ 、 $T'/32$ 、 $T'/64$ 、 $T'/128$ の発光期間に設定している。これらの $F_1' \sim F_8'$ のサブフィールドを組み合わせることにより、1フィールド期間Fにおける平均輝度を256種類つくり出すことが可能である。ところで、各サブフィールドにおける発光開始から終了に至るまでの駆動は、時間的に3つの期間に分けられる。第1が書き込み期間、第2が維持期間、そして第3が消去期間である。

【0004】 図5は、ACメモリ型プラズマディスプレイの駆動波形の一例である。これは、1画素と3種類の表示用パルスにて駆動する三電極構造のプラズマディスプレイ（図3）の例である。図5の維持パルス、走査パルス、データパルスはそれぞれ図3の維持電極6、走査電極5、データ電極3に印加する電圧である。走査パルス $1'$ において、 P_w が書き込みパルス、 P_{sus} が維持パルス、 P_E が消去パルスを表す。すなわち、 P_w とデータパルスを同時に印加することにより、放電が発生し発光に至る。この放電により発生した電荷が再結合

し、消滅する前に維持パルス及び P_{sus} を交互に印加することにより、放電は繰返す。維持パルス及び P_{sus} により維持される放電は P_E が印加され電荷が中和されるまで継続する。従って、 P_w とデータパルスの印加期間が書込み期間、書込み期間後 P_E が印加される直前までが維持期間、 P_E の印加期間が消去期間である。 P_w は、各走査電極に時分割に順次印加し、 P_w の印加に合わせてデータパルスをデータ電極に印加することで各表示セル毎の放電・非放電を選択する。

【0005】

【発明が解決しようとする課題】 この従来の階調駆動方式では、1フィールド（F）における表示期間は $T' = F_1'$ に設定し、全てのサブフィールドで表示させても、 $F (= 8T')$ において $(255/128)T' \approx 2T'$ が最大である。すなわち、時間的には25%の表示率が最高である。

【0006】 また、各サブフィールドの書込みを行なうには、表示データを書込タイミングに合わせて駆動回路へ転送することが必要である。ところが駆動用基本信号においては、サブフィールド数のデータ信号（本従来例では8本）が表示セル毎のデータとして並列に、そして表示画面上で上部ラインの表示セルから下部ラインの表示セルへ順次時分割に送られることが一般的である。従って、この駆動用基本信号のデータ信号タイミングを各サブフィールドのデータタイミングに合わせるには、画面全体のデータを記憶するフレームメモリが必要であり、回路規模が増大してしまう。

【0007】

【課題を解決するための手段】 本発明の表示板の階調駆動方式では、書込み期間の一周期をサブフィールド数に分割し、分割された各期間を各サブフィールドの書込み期間として張当て、かつ表示維持期間の短いサブフィールドから順次表示を行なっている。

【0008】

【実施例】 次に本発明について図面を参照して説明する。図1は、本発明の駆動方式によるタイムチャート、図2は駆動波形の一実施例である。図1において、 T 、 $T/2$ 、 $T/4$ 、 $T/8$ 、 $T/16$ 、 $T/32$ 、 $T/64$ 、 $T/128$ は、従来の技術と同様に各サブフィールドの表示期間を表し、選択するサブフィールドの組合せにより256階調の表示が可能である。従来技術と異なる所は、フィールドの一周期Fを当分割サブフィールドに区切っておらず、さらに各サブフィールドの終了から次のサブフィールドの開始までの無表示期間が短くなっている点である。

【0009】 ところで、図2の駆動波形における T_{H1} 、 T_{H2} 、 T_{H3} 、…は、フィールド周期Fを走査線数で割った値である。さらに、これらの T_{H1} 、 T_{H2} 、 T_{H3} 、…を8分割した $T_{W1} \sim T_{W8}$ は、維持パルスの周期であるとともに、サブフィールド $F_1 \sim F_8$ の各書込み期間でもあ

(3)

3

る。書込み、維持、消去の表示プロセスは従来技術と同様である。

【0010】ところで、走査パルス1は走査線S1の駆動波形であるが、この走査パルス1において、 T_{H1} はサブフィールドF1の表示期間であり、 T_{W1} 内の書き込みパルス P_{W1} から消去パルス P_{E1} までがこの表示期間である。サブフィールドF1の P_{E1} が T_{H1} 内におさまっているため、次の T_{H2} ではサブフィールドF2の表示が開始する。また、同じ T_{H2} においては走査パルス2におけるサブフィールドF1の表示期間でもあるが、書き込みパルス期間が T_{W1} であるので走査パルス1の書き込みパルス P_{W2} と重なることはない。以下、同様にして順次走査パルス3, 4...へとサブフィールドの表示が移行していく。

【0011】ここで、現表示のサブフィールドから次表示のサブフィールドへ移行するまでの無表示期間は、現表示のサブフィールドの消去パルスの印加時点から次表示のサブフィールドの書き込みパルスの印加までの期間である。現表示のサブフィールドの消去パルスが T_{HX} に存在する場合、次表示のサブフィールドの書き込みパルスを $T_{H(x+1)}$ に印加することができるため、この無表示期間は T_{H1} , T_{H2} ...の各周期の2倍以内に抑えることが可能である。ところで、各サブフィールドの書き込みを行なうには、表示データを書込みタイミングに合わせて駆動回路へ転送することが必要である。

【0012】本発明の場合には、前述した駆動用基本信号でのデータ信号を各サブフィールドの書き込みタイミングまで遅延させることで実現できる。すなわち、最初に動作するサブフィールドF1を基準としてF2～F8の各サブフィールドの表示開始までに存在するデータ信号

4

を記憶しておくことで済む。しかも、表示維持期間の短いサブフィールドから順次表示を行なうため、データ信号を記憶する素子の容量を低減できる。

【0013】

【発明の効果】以上説明したように本発明は、書き込み期間の一周をサブフィールド数に分割し、分割された各期間を各サブフィールドの書き込み期間として割当て、かつ表示維持期間の短いサブフィールドから順次表示を行なうので、1フィールドにおける表示率を向上し、かつデータ信号制御部、特に記憶回路部の回路規模を低減する効果を有する。

【図面の簡単な説明】

【図1】本発明の一実施例のタイムチャートである。

【図2】本発明の一実施例の駆動波形である。

【図3】三電極構造のACメモリ型プラズマディスプレイの構造図である。

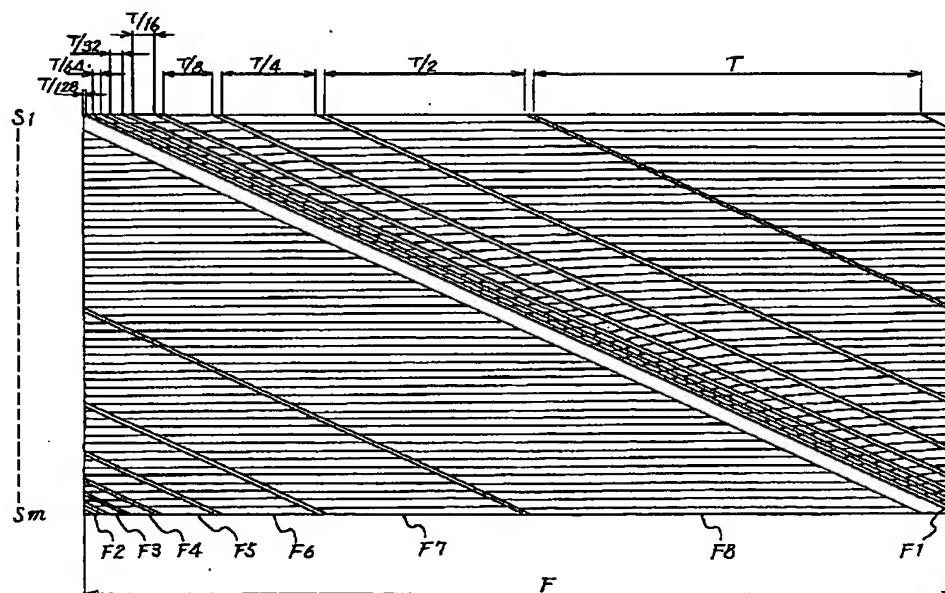
【図4】従来のACメモリ型プラズマディスプレイのタイムチャートである。

【図5】従来のICメモリ型プラズマディスプレイの駆動波形である。

【符号の説明】

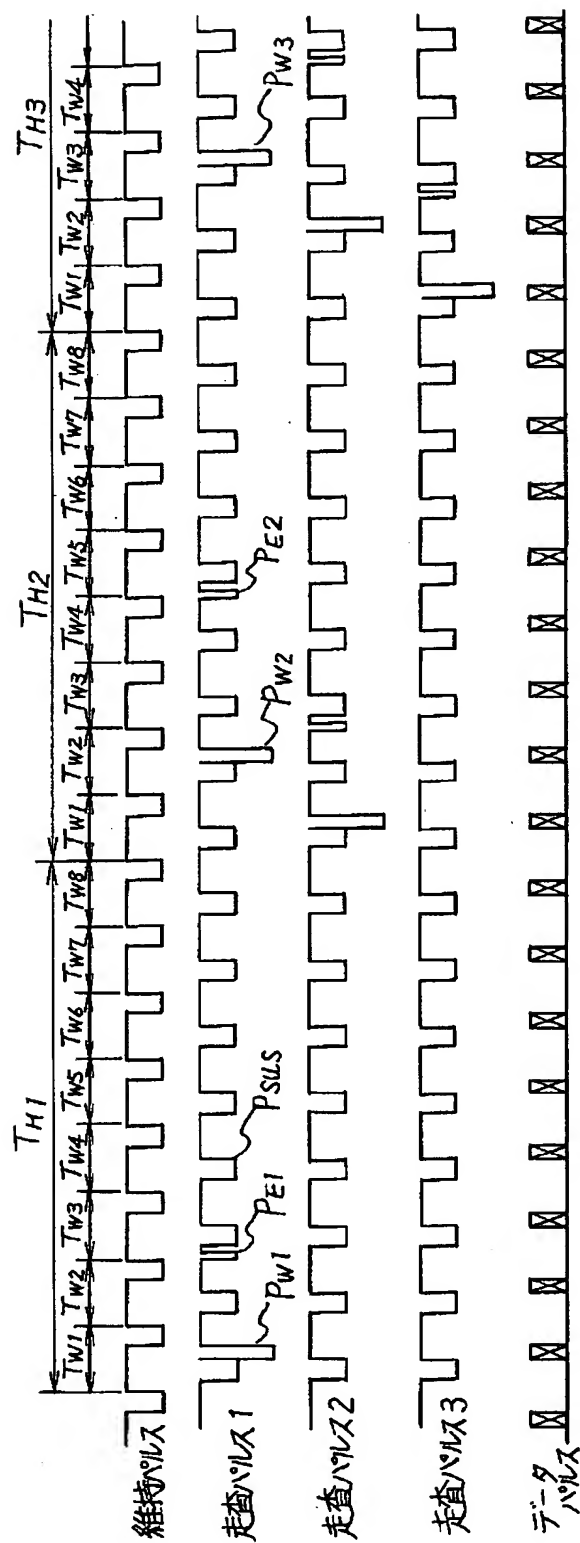
- 1 前面ガラス板
- 2, 7 誘電体膜
- 3 データ電極
- 4 隔壁
- 5 走査電極
- 6 維持電極
- 8 後面ガラス板

【図1】



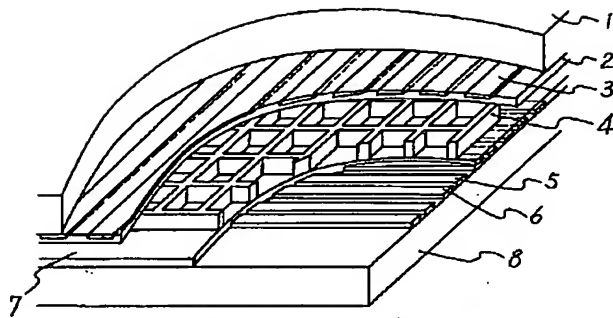
(4)

【図2】



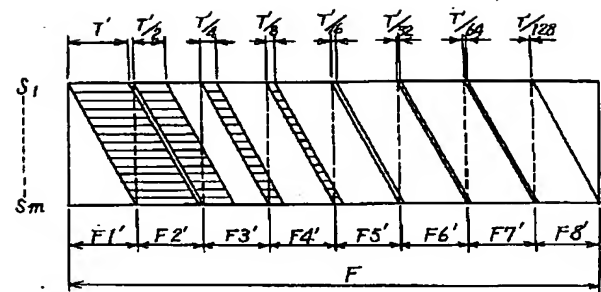
(5)

【図3】

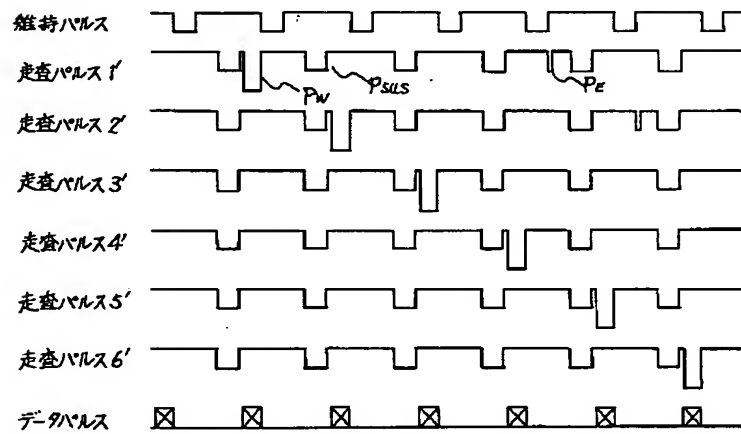


1: 前面ガラス板 2, 7: 誘電体膜
3: データ電極 4: 隔壁 5: 走査電極
6: 維持電極 8: 後面ガラス板

【図4】



【図5】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.